

Министерство
образования и науки
Украины



**ХАРЬКОВСКИЙ НАЦИОНАЛЬНЫЙ
УНИВЕРСИТЕТ
РАДИОЭЛЕКТРОНИКИ
Факультет Компьютерной инженерии
и управления**

ХНУРЭ, пр. Науки, 14, г. Харьков, 61166
тел. (+380)-57-7021326, факс (+380)-57-7021326
e-mail: hahanov@icloud.com

«Национальный исследовательский Томский государственный университет»

Ученому секретарю диссертационного совета Д 212.267.12

Тарасенко Петру Феликсовичу
Россия, 634050, Томск, ул. Ленина, 36 (учебный корпус № 2, аудитория 212Б)

ОТЗЫВ

на автореферат диссертации Кудина Дмитрия Владимировича «Повышение быстродействия логических схем за счет выявления ложных путей и синтеза схем, в которых задержки каждого пути обнаружимы», представленной на соискание ученой степени кандидата технических наук по специальности 05.13.01 – Системный анализ, управление и обработка информации (в отраслях информатики, вычислительной техники и автоматизации)

Интегральные схемы (ИС) являются одним из главных изобретений 20 века и двигателем технологического прогресса 21 века. Проектирование и изготовление современных интегральных схем — это наиболее затратная и наукоёмкая часть процесса разработки электронных устройств. Целью контролепригодного проектирования является повышение эффективности тестирования изготовленной схемы с помощью уменьшения времени тестирования и/или повышения качества тестов. С ростом быстродействия ИС наряду с тестированием неисправностей, проявляющихся постоянно (константных неисправностей на полосах элементов ИС), появилась необходимость тестирования неисправностей, проявляющихся при работе схемы на высоких частотах (неисправностей задержек путей ИС).

В диссертационной работе предложен метод синтеза логических схем, в которых задержки каждого пути обнаружимы, и алгоритм построения тестовых пар для обнаружения таких задержек, характеризующийся полиномиальной сложностью. Информация об обнаруженных задержках используется разработчиком для коррекции схемы с целью повышения ее быстродействия. Метод может быть реализован в рамках существующих САПР. Перед производством ИС выполняется анализ структуры схемы для оценки ее максимального быстродействия. В ходе анализа выделяются наиболее длинные пути прохождения сигнала от входов к выходам схемы. Задержка самых длинных путей (критических) принимается за оценку быстродействия схемы.

Предложены алгоритмы выявления ложных путей для комбинационных схем и для схем с памятью. В отличие от известных за рубежом эвристических подходов, не гарантирующих нахождения каждого ложного пути, предложенный в работе алгоритм для комбинационной схемы гарантирует нахождение ложного пути, если он существует. Для схемы с памятью существование ложного пути гарантированно устанавливается при условии ограничения на длину последовательности, его обнаруживающей.

Разработан алгоритм синтеза комбинационных схем, обеспечивающий существование тестов, обнаруживающих неисправности задержек всех путей схемы. В синтезируемых схемах не требуется введение дополнительного входа в отличие от известного, предложенного за рубежом, метода с аналогичными контролепригодными свойствами.

Установлено, что все неисправности задержек проявляются при выборе определенного порядка подачи тестовых пар. Разработан алгоритм поиска тестовых пар для таких схем, характеризующийся полиномиальной сложностью. В синтезируемых схемах отсутствуют ложные пути. Сформулированы достаточные условия для описания поведения схем и выбора методов синтеза, гарантирующие отсутствие ложных путей в синтезируемой схеме. Выявлены классы комбинационных схем, в которых отсутствуют ложные пути.

В качестве замечания хотелось бы отметить тот факт, что из автореферата не понятно с какими именно известными эвристическими подходами сравнивались разработанные алгоритмы, позволяющие выявить ложные пути с помощью точных методов. Это замечание, однако, не является принципиальным и не снижает положительного мнения о диссертации.

Считаю, что диссертация «Повышение быстродействия логических схем за счет выявления ложных путей и синтеза схем, в которых задержки каждого пути обнаружимы» Кудина Дмитрия Владимировича удовлетворяет требованиям, предъявляемым ВАК РФ к диссертациям на соискание ученой степени кандидата технических наук по специальности 05.13.01 – Системный анализ, управление и обработка информации (в отраслях информатики, вычислительной техники и автоматизации), а ее автор Кудин Дмитрий Владимирович заслуживает присуждения ему ученой степени кандидата технических наук.

Профессор кафедры автоматизации проектирования вычислительной техники Харьковского национального университета радиоэлектроники, доктор технических наук Хаханов Владимир Иванович

ПІДПИС ЗАСВІДЧУЮ:

Зав. Начальник відділу кадрів

04 03 2019

